

【特許請求の範囲】**【請求項 1】**

縦型オーバーフローレイン構造を有するＣＣＤ型固体撮像素子と、
前記ＣＣＤ型固体撮像素子に入力するオーバーフローレインパルスが発生するパルス発生手段と、
前記パルス発生手段により発生されたオーバーフローレインパルスのオフセット電圧を調整する電圧調整手段と、
前記電圧調整手段によるオフセット電圧の調整量を、設定操作部から入力された設定値に基づいて制御する制御手段と、
を備えたことを特徴とする電子内視鏡装置。

10

【請求項 2】

電子内視鏡と、前記電子内視鏡が着脱されるプロセッサ装置とからなり、
前記ＣＣＤ型固体撮像素子、前記パルス発生手段、前記電圧調整手段、及び前記制御手段は、前記電子内視鏡に内蔵されており、前記制御手段は、前記プロセッサ装置から入力される設定値に基づいて前記制御を行うことを特徴とする請求項 1 に記載の電子内視鏡装置。

【請求項 3】

前記電子内視鏡は、前記設定値を記憶する記憶手段を備え、
前記制御手段は、前記記憶手段に記憶された設定値に基づいて前記制御を行うことを特徴とする請求項 2 に記載の電子内視鏡装置。

20

【請求項 4】

前記パルス発生手段は、前記オーバーフローレインパルスに加えて、前記ＣＣＤ型固体撮像素子に入力する水平転送パルス及びリセットパルスを発生し、
前記電圧調整手段は、前記パルス発生手段により発生された水平転送パルス及びリセットパルスの振幅を、前記制御手段の制御に基づいて調整することを特徴とする請求項 1 から 3 いずれか 1 項に記載の電子内視鏡装置。

【請求項 5】

前記電圧調整手段は、前記ＣＣＤ型固体撮像素子に入力するリセットドレイン電圧の電圧値を、前記制御手段の制御に基づいて調整することを特徴とする請求項 1 から 4 いずれか 1 項に記載の電子内視鏡装置。

30

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、電子内視鏡装置に関し、特に、縦型オーバーフローレイン構造を有するＣＣＤ（Charge Coupled Device）型固体撮像素子を備えた電子内視鏡装置に関するものである。

【背景技術】**【0002】**

電子内視鏡装置は、体腔内等へ挿入される挿入部を備えた電子内視鏡と、電子内視鏡が着脱自在に装着され、電子内視鏡へ照明光を供給するとともに電子内視鏡から撮像信号を受信して画像を生成するプロセッサ装置とから構成されている。電子内視鏡の挿入部の先端には、固体撮像素子が内蔵されている。この固体撮像素子として、縦型オーバーフローレイン（ＶＯＤ：Vertical Overflow Drain）構造を備えたＣＣＤ型固体撮像素子（以下、単にＣＣＤという）を用いた電子内視鏡装置が知られている（例えば、特許文献 1 参照）。

40

【0003】

ＶＯＤ構造とは、電荷蓄積時（露光時）に入射光によってＣＣＤの受光部に蓄積される電荷が、基板バイアスによって規定される飽和蓄積電荷量に達すると、それ以上の電荷を余剰電荷として基板（サブストレート）に放出するといった機能を構成するものであり、入射光量が多いときに生じるブルーミングやスミア等のノイズを軽減することができる。

50

つまり、ブルーミングやスミアを軽減するには、飽和蓄積電荷量を下げないように基板バイアスを調整すれば良い。この基板バイアスは、CCDの基板に外部から電子シャッタパルスとして印加されるオーバーフロードレイン（OFD）パルスのオフセット電圧（DC電圧）として与えられる。

【0004】

基板バイアスの増減により飽和蓄積電荷量を変化させることは、CCDの感度を変化させることになる。上記ノイズの軽減を図るように基板バイアスを変更するとCCDの感度が低下するため、ノイズと感度との兼ね合いから最適な基板バイアスを決定する必要がある。

【特許文献1】特開2003-235792号公報

10

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、CCDは、製造バラツキによって受光部の飽和蓄積電荷量の変動するため、基板バイアスを決定するOFDパルスのオフセット電圧を一律に決定することができない。特に、電子内視鏡装置では、OFDパルスを発生するCCD駆動部とCCDとが挿入部に挿通された長いケーブルを介して接続されており、これにより電圧変動が生じるため、オフセット電圧の調整が必要である。このオフセット電圧の調整は、電子内視鏡の製造時に、電子内視鏡内の回路基板上に設けた可変抵抗器を調整することにより行われており、製造後に再調整を行うことができないといった問題がある。

20

【0006】

本発明は、上記課題を鑑みてなされたものであり、電子内視鏡が完成した状態で、OFDパルスのオフセット電圧を容易に再調整することができる電子内視鏡装置を提供することを目的とする。

【課題を解決するための手段】

【0007】

上記目的を達成するために、本発明の電子内視鏡装置は、縦型オーバーフロードレイン構造を有するCCD型固体撮像素子と、前記CCD型固体撮像素子に入力するオーバーフロードレインパルスを発生するパルス発生手段と、前記パルス発生手段により発生されたオーバーフロードレインパルスのオフセット電圧を調整する電圧調整手段と、前記電圧調整手段によるオフセット電圧の調整量を、設定操作部から入力された設定値に基づいて制御する制御手段と、を備えたことを特徴とする。

30

【0008】

なお、本発明の電子内視鏡装置は、電子内視鏡と、前記電子内視鏡が着脱されるプロセッサ装置とからなり、前記CCD型固体撮像素子、前記パルス発生手段、前記電圧調整手段、及び前記制御手段は、前記電子内視鏡に内蔵されており、前記制御手段は、前記プロセッサ装置から入力される設定値に基づいて前記制御を行うことが好ましい。

【0009】

また、前記電子内視鏡は、前記設定値を記憶する記憶手段を備え、前記制御手段は、前記記憶手段に記憶された設定値に基づいて前記制御を行うことが好ましい。

40

【0010】

また、前記パルス発生手段は、前記オーバーフロードレインパルスに加えて、前記CCD型固体撮像素子に入力する水平転送パルス及びリセットパルスを発生し、前記電圧調整手段は、前記パルス発生手段により発生された水平転送パルス及びリセットパルスの振幅を、前記制御手段の制御に基づいて調整することが好ましい。

【0011】

さらに、前記電圧調整手段は、前記CCD型固体撮像素子に入力するリセットドレイン電圧の電圧値を、前記制御手段の制御に基づいて調整することが好ましい。

【発明の効果】

【0012】

50

本発明の電子内視鏡装置は、パルス発生手段により発生されたオーバーフロードレイン（OFD）パルスのオフセット電圧を調整する電圧調整手段と、電圧調整手段によるオフセット電圧の調整量を、設定操作部から入力された設定値に基づいて制御する制御手段とを備えるので、電子内視鏡が完成した状態で、OFDパルスのオフセット電圧を容易に再調整することができる。

【発明を実施するための最良の形態】

【0013】

図1において、電子内視鏡装置2は、電子内視鏡10、プロセッサ装置11、光源装置12などから構成される。電子内視鏡10は、体腔内に挿入される可撓性の挿入部14と、挿入部14の基端部分に連設された操作部15と、プロセッサ装置11及び光源装置12に接続されるユニバーサルコード16とを備えている。

10

【0014】

挿入部14の先端には、撮像素子としてCCD40（図3参照）を内蔵した先端部17が連設されている。先端部17の後方には、複数の湾曲駒を連結した湾曲部18が設けられている。湾曲部18は、操作部15に設けられたアングルノブ19が操作されて、挿入部14内に挿設されたワイヤが押し引きされることにより、上下左右方向に湾曲動作する。これにより、先端部17が体腔内の所望の方向に向けられる。

【0015】

ユニバーサルコード16の基端は、コネクタ20に連結されている。コネクタ20は、複合タイプのものであり、コネクタ20にはプロセッサ装置11が接続される他、光源装置12が接続される。

20

【0016】

プロセッサ装置11は、CCD40から出力された撮像信号を受信し、受信した撮像信号に各種信号処理を施して画像データに変換する。プロセッサ装置11で変換された画像データは、プロセッサ装置11にケーブル接続されたモニタ21に観察像として表示される。また、プロセッサ装置11は、コネクタ20を介して光源装置12と電氣的に接続され、電子内視鏡装置2の動作を統括的に制御する。

【0017】

図2において、先端部17の端面17aには、観察窓30、照明窓31、鉗子出口32、及び送気・送水用ノズル33が設けられている。観察窓30は、先端部17の片側中央に配置されている。照明窓31は、観察窓30に関して対称な位置に2個配され、体腔内の被観察部位に光源装置12からライトガイド62（図3参照）を介して導かれた照明光を照射する。鉗子出口32は、挿入部14内に配設された鉗子チャンネルに接続され、操作部15に設けられた鉗子口22（図1参照）に連通している。鉗子口22には、注射針や高周波メスなどが先端に配された各種処置具が挿通され、各種処置具の先端が鉗子出口32から露出される。送気・送水用ノズル33は、操作部15に設けられた送気・送水ボタン23（図1参照）の操作に応じて、光源装置12に内蔵された送気・送水装置から供給される洗浄水や空気を、観察窓30に向けて噴射する。

30

【0018】

図3において、電子内視鏡10の先端部17には、CCD40が内蔵されている。CCD40は、観察窓30に対向して設けられた対物レンズ41の結像位置に配設されている。CCD40は、図4に示すように、インターライン転送方式のCCD型イメージセンサとして構成されている。CCD40は、2次元マトリクス状に配置され、光電変換により入射光に応じた信号電荷を生成して蓄積する複数の受光素子（フォトダイオード）70と、受光素子70の垂直列ごとに設けられ、受光素子70から信号電荷を読み出し、読み出した信号電荷を垂直転送する複数の垂直転送部71と、各垂直転送部71の出力端に共通に接続され、垂直転送部71から出力された信号電荷を水平転送する水平転送部72と、水平転送部72の出力端に接続され、水平転送部72から出力された信号電荷を電圧に変換して出力する出力部73とから構成されている。

40

【0019】

50

垂直転送部 7 1 は、第 1 ~ 第 4 垂直転送ゲート端子 V 1 ~ V 4 に入力される垂直転送パルス V 1 ~ V 4 により 4 相駆動される。また、水平転送部 7 2 は、第 1 , 第 2 水平転送ゲート端子 H 1 , H 2 に入力される水平転送パルス H 1 , H 2 により 2 相駆動される。

【 0 0 2 0 】

出力部 7 3 は、水平転送部 7 2 の出力端から順に配設された出力ゲート 7 4 、フローティングディフュージョン (F D) 部 7 5 、リセットゲート 7 6 、及びリセットドレイン 7 7 と、 F D 部 7 5 に入力端子が接続されたソースフォロア回路 7 8 とから構成されている。出力ゲート 7 4 は、水平転送部 7 2 の水平転送動作に応じて水平転送部 7 2 の出力端から出力される信号電荷を F D 部 7 5 へ通過させる。

10

【 0 0 2 1 】

F D 部 7 5 は、出力ゲート 7 4 を介して水平転送部 7 2 から転送された信号電荷を蓄積し、信号電荷の蓄積電荷量に応じた電圧を生成する。ソースフォロア回路 7 8 は、 F D 部 7 5 での電荷電圧変換により生じた電圧を検出し、検出した電圧を緩衝増幅 (インピーダンス変換) して、撮像信号として信号出力端子 O S から出力する。リセットゲート 7 6 には、リセットゲート端子 R S に入力されるリセットパルス R が印加され、水平転送部 7 2 から F D 部 7 5 に次の画素の信号電荷が転送される前に、 F D 部 7 5 内に蓄積された電荷電圧変換後の信号電荷をリセットドレイン 7 7 へ破棄する。リセットドレイン 7 7 には、リセットドレイン電源端子 R D に入力されるリセットドレイン電圧 V R D が印加されている。

20

【 0 0 2 2 】

図示は省略するが、 C C D 4 0 の受光面には、複数の色セグメントからなるカラーフィルタ (例えば、ベイヤー配列の原色カラーフィルタ) が設けられており、各受光素子 7 0 は、カラーフィルタを透過した所定の波長帯の光を受光する。

【 0 0 2 3 】

また、 C C D 4 0 は、縦型オーバーフロードレイン (V O D) 構造を備えている。 C C D 4 0 の受光部の概略的な断面構造を示す図 5 において、 n 型半導体基板 8 0 の表層には、 p ウェル 8 1 が形成されており、 p ウェル 8 1 内には、信号電荷 (電子) を蓄積する n 型半導体層からなる電荷蓄積部 8 2 が形成されている。電荷蓄積部 8 2 は、遮光膜 8 3 に形成された開口 8 3 a 下に位置し、 p ウェル 8 1 との界面 (p n 接合部) により前述の受光素子 7 0 を構成している。電荷蓄積部 8 2 の表層には、暗電流の発生を抑制するために、 p ⁺ 層 8 4 が形成されている。

30

【 0 0 2 4 】

遮光膜 8 3 下の p ウェル 8 1 の表層には、 n 型半導体層からなる垂直転送チャネル 8 5 が形成されている。垂直転送チャネル 8 5 は、電荷蓄積部 8 2 から離間しており、ゲート絶縁膜 8 6 を介して形成された垂直転送電極 8 7 とによって、前述の垂直転送部 7 1 を構成している。

【 0 0 2 5 】

p ウェル 8 1 は、電荷蓄積部 8 2 下において薄くなっており、この薄部 8 1 a と n 型半導体基板 8 0 とにより、前述の V O D が構成されている。薄部 8 1 a は、電荷蓄積部 8 2 に電位井戸を形成するための電位障壁部となっている。薄部 8 1 a の電位障壁は、 n 型半導体基板 8 0 に導通したオーバーフロードレイン端子 S U B に印加される O F D パルス S により変化する。

40

【 0 0 2 6 】

図 6 は、図 5 の A - A ' 線に沿う電位分布を示す。オーバーフロードレイン端子 S U B に、 O F D パルス S の最小電圧であるオフセット電圧 V o (図 7 参照) が印加された場合には、薄部 8 1 a に電位障壁が形成されることにより、電荷蓄積部 8 2 に電位井戸が形成される。受光動作 (電荷蓄積動作) はこの電位状態で行われ、電荷蓄積部 8 2 の電位井戸に信号電荷が蓄積される。電荷蓄積部 8 2 の信号電荷が過剰になると、オーバーフローした信号電荷は電位障壁を乗り越え、 n 型半導体基板 8 0 に排出される。このオ

50

フセット電圧 V_o に応じて、電荷蓄積部 82 の飽和蓄積電荷量、つまり CCD 40 の感度が変化する。

【0027】

一方、オーバーフロードレイン端子 SUB に、OFD パルス S の最大電圧であるパルス電圧 V_p (図 7 参照) が印加された場合には、電位障壁 が消失し、電荷蓄積部 82 内のほぼすべての電荷が n 型半導体基板 80 に排出される。この排出動作は、受光動作を開始する直前のいわゆる電子シャッタ動作として行われる。

【0028】

図示を省略するが、CCD 40 には、前述の外部端子 (信号出力端子 OS、第 1 ~ 第 4 垂直転送ゲート端子 $V_1 \sim V_4$ 、第 1, 第 2 水平転送ゲート端子 H_1, H_2 、リセットゲート端子 RS、オーバーフロードレイン端子 SUB) の他に、電源端子、グランド端子、入力保護トランジスタのバイアス端子が設けられている。

【0029】

図 3 において、CCD 40 から出力された撮像信号は、回路基板 42 に設けられたアナログ信号処理回路 (AFE) 43 に入力される。回路基板 42 は、電子内視鏡 10 の操作部 15 に内蔵されており、AFE 43 の他に、CPU 44、EEPROM 45、CCD 駆動回路 46、電圧調整回路 47 が設けられている。

【0030】

AFE 43 は、相関二重サンプリング回路 (CDS) 48、プログラマブルゲインアンプ (PGA) 49、及びアナログ/デジタル変換器 (A/D) 50 により構成されている。CDS 48 は、CCD 40 から出力される撮像信号に対して相関二重サンプリング処理を施し、CCD 40 で生じるリセット雑音及びアンプ雑音の除去を行う。PGA 49 は、CDS 48 によりノイズ除去が行われた撮像信号を、CPU 44 から指定される所定の増幅率で増幅する。A/D 50 は、AGC 49 により増幅された撮像信号を、所定のビット数のデジタル信号に変換し、前述のコネクタ 20 を介してプロセッサ装置 11 に入力する。

【0031】

CPU 44 は、プロセッサ装置 11 内の CPU 51 と通信を行うとともに、回路基板 42 の各部の制御を行う。EEPROM 45 には、設定値が記憶されており、この設定値は、CPU 44 によって書き替え可能となっている。CCD 駆動回路 46 は、タイミングジェネレータを内蔵し、CCD 40 を駆動するための駆動パルス (垂直転送パルス $V_1 \sim V_4$ 、水平転送パルス H_1, H_2 、リセットパルス R、OFD パルス S) を生成する。

【0032】

電圧調整回路 47 は、詳しくは後述するが、CPU 44 から出力されるアナログ電圧に基づき、CCD 駆動回路 46 から出力された駆動パルスの電圧値や波形形状を調整するとともに、リセットドレイン電圧 V_{RD} を生成する。この電圧調整回路 47 は、CCD 40 の種類や個体差、CCD 40 と回路基板 42 との間を接続するケーブルの長さ等に応じて変動する電圧を調整するために設けられている。この電圧調整は、EEPROM 45 に記憶された設定値に応じて、CPU 44 が電圧調整回路 47 に出力する各アナログ電圧を変更することで行われる。

【0033】

プロセッサ装置 11 には、CPU 51、ROM 52、デジタル信号処理回路 (DSP) 53、画像処理回路 54、デジタル/アナログ変換器 (D/A) 55 などが設けられている。CPU 51 は、電子内視鏡 10 の CPU 44 及び光源装置 12 の CPU 57 と通信を行うとともに、ROM 52 に記憶された制御プログラムに基づき、キーボード 56 や不図示の操作ボタンの操作に応じて、各部の制御を行う。DSP 53 は、CPU 51 の制御に基づき、電子内視鏡 10 の AFE 43 から入力された撮像信号に対し、色分離、色補間、ゲイン補正、ホワイトバランス調整、ガンマ補正等を行い、画像データを生成する。画像処理回路 54 は、画像データに対し、患部等の視認性を高めるように画像強調処理を行う

10

20

30

40

50

。D/A55は、画像処理回路54により処理が施された画像データを、アナログ電圧に変換してモニタ21に出力する。このようにしてモニタ21には、CCD40により撮像された観察像が表示される。

【0034】

光源装置12には、CPU57、光源58、光源ドライバ59、絞り機構60、集光レンズ61などが設けられている。CPU57は、プロセッサ装置11のCPU51と通信し、光源ドライバ59及び絞り機構60の制御を行う。光源58は、キセノンランプやハロゲンランプなどからなり、光源ドライバ59により駆動制御される。絞り機構60は、光源58の光射出側に配置され、集光レンズ61に入射される光量を増減させる。集光レンズ61は、絞り機構60を通過した光を集光して、光源装置12に接続された電子内視鏡10のライトガイド62の入射端に導く。ライトガイド62は、電子内視鏡10の基端から先端部17まで挿通され、出射端が前述の各照明窓31に接続されている。

10

【0035】

図8において、CCD駆動回路46は、CPU44の制御に基づいて生成した駆動パルスのうち、水平転送パルスH1、H2、リセットパルスR、OFDパルスSを電圧調整回路47に入力する。なお、CCD駆動回路46は、垂直転送パルスV1～V4を生成するが、垂直転送パルスV1～V4は、水平転送パルスH1、H2やリセットパルスRと比べて周波数が低く、高精度な波形調整を必要としないため、電圧調整回路47を介さずCCD40に直接入力されている。

【0036】

CCD駆動回路46から出力されたOFDパルスSは、電圧調整回路47に入力されると、まず、コンデンサと抵抗器で構成されるハイパスフィルタ90によりDC成分が除去され、オフセット電圧加算部91に入力される。オフセット電圧加算部91は、コンデンサとダイオードで構成される。オフセット電圧加算部91には、CPU44から出力されるアナログ電圧C1が増幅回路92及びエミッタフォロア回路93を介して入力される。

20

【0037】

具体的には、CPU44から出力されるアナログ電圧C1は、0V～5Vの間の電圧値を取り、増幅回路92により、例えば3.2倍のゲインで増幅される。増幅されたアナログ電圧C1は、エミッタフォロア回路93によりインピーダンス変換されてオフセット電圧加算部91に入力される。オフセット電圧加算部91では、エミッタフォロア回路93から入力されたアナログ電圧C1を、前述のオフセット電圧Voとして、ハイパスフィルタ90から入力されたOFDパルスSに加算する。このように、CPU44は、出力するアナログ電圧C1の電圧値を変更することで、電圧調整回路47によるOFDパルスSのオフセット電圧Voの調整量を制御することができる。

30

【0038】

また、CCD駆動回路46から出力された水平転送パルスH1、H2、及びリセットパルスRは、それぞれ駆動回路(バッファ回路)94a～94cに入力される。駆動回路94a～94cの電源には、CPU44からエミッタフォロア回路95を介して入力されるアナログ電圧C2が供給されており、各パルスH1、H2、Rの振幅を該アナログ電圧C2まで増幅する。駆動回路94a～94cから出力された各パルスH1、H2、Rは、波形補償用の微分回路96a～96cに入力される。なお、CPU44から出力されるアナログ電圧C2は、0V～5Vの間の電圧値を取る。

40

【0039】

微分回路96a～96cは、入力されたパルスを微分して、CCD40に到達するまでの間に生じる歪みを相殺するための成分(歪み成分)をパルスに重畳する。微分回路96a～96cから出力された各パルスH1、H2、Rは、CCD40に到達するまでの間で歪みが生じ、重畳された歪み成分が消失する。この結果、CCD40に到達した時点でほぼ矩形波形となる。このように、CPU44は、出力するアナログ電圧C2の電圧値を変更することで、電圧調整回路47による水平転送パルスH1、H2及びリセッ

50

トパルス R の振幅の調整量を制御することができる。

【 0 0 4 0 】

さらに、CPU 44 は、リセットドレイン電圧 VRD を生成するためにアナログ電圧 C3 を出力する。アナログ電圧 C3 は、増幅回路 97 及びエミッタフォロア回路 98 を介して、リセットドレイン電圧 VRD として出力される。具体的には、CPU 44 から出力されるアナログ電圧 C3 は、0 V ~ 5 V の間の電圧値を取り、増幅回路 97 により、例えば 3 . 2 倍のゲインで増幅される。増幅されたアナログ電圧 C3 は、エミッタフォロア回路 98 によりインピーダンス変換されて出力される。このように、CPU 44 は、出力するアナログ電圧 C3 の電圧値を変更することで、電圧調整回路 47 によるリセットドレイン電圧 VRD の調整量を制御することができる。

10

【 0 0 4 1 】

なお、CPU 44 は、D / A コンバータを内蔵しており、上記のアナログ電圧 C1 ~ C3 は、この D / A コンバータから出力される。また、CPU 44 は、アナログ電圧 C1 ~ C3 の値を、EEPROM 45 に記憶された設定値に基づいて決定する。つまり、この設定値を変更することにより、アナログ電圧 C1 ~ C3 の値を変更することが可能となっている。

【 0 0 4 2 】

また、CPU 44 は、EEPROM 45 内の設定値を変更し、アナログ電圧 C1 ~ C3 の値を変更することにより、上記各駆動パルス H1 , H2 , R , S 及びリセットドレイン電圧 VRD を調整する調整モードが実行可能となっている。この調整モードは、

20

【 0 0 4 3 】

図 9 のフローチャートに示すように、キーボード 56 や操作ボタンの操作に応じて、調整モードが選択されると、CPU 51 は、電子内視鏡 10 の CPU 44 に指示を与え、CCD 40 を駆動させるとともに、CCD 40 により撮像された観察像をモニタ 21 に表示させる。ユーザは、この状態で、OFD パルス S のオフセット電圧 Vo、水平転送パルス H1 , H2 及びリセットパルス R の振幅、リセットドレイン電圧 VRD を設定することができる。この設定値の入力は、キーボード 56 を用いて行われる。

【 0 0 4 4 】

上記の設定値が入力されると、CPU 51 は、電子内視鏡 10 の CPU 44 に指示を与え、EEPROM 45 内の設定値をキーボード 56 から入力された設定値に書き替える。設定値が書き替えられると、アナログ電圧 C1 ~ C3 の値が変更され、上記各駆動パルス H1 , H2 , R , S の波形及びリセットドレイン電圧 VRD の値が変更される。この後、キーボード 56 や操作ボタンにより終了操作が行われなければ、再び設定値の入力が可能となる。終了操作が行われると、調整モードが終了する。

30

【 0 0 4 5 】

上記のように構成された電子内視鏡装置 2 で体腔内を観察する際には、電子内視鏡 10、プロセッサ装置 11、光源装置 12、及びモニタ 21 の電源をオンにして、電子内視鏡 10 の挿入部 14 を体腔内に挿入し、光源装置 12 からの照明光で体腔内を照明しながら、CCD 40 により撮像される体腔内の観察像をモニタ 21 で観察する。

40

【 0 0 4 6 】

この観察像に、ブルーミング、スミア、固定パターンノイズ、縦縞などが見られる場合には、キーボード 56 や操作ボタンの操作により電子内視鏡装置 2 を調整モードとし、キーボード 56 を操作することにより上記の電圧設定を行うことができる。ブルーミング、スミア、固定パターンノイズは、OFD パルス S のオフセット電圧 Vo を調整し、CCD 40 の感度を変更することにより、軽減が可能である。縦縞は、水平転送パルス H1 , H2 及びリセットパルス R の振幅を調整することにより、軽減が可能である。また、リセットドレイン電圧 VRD は、CCD 40 の種類により適正值が異なり、この調整モード時に設定が可能である。調整モードが終了すると、CCD 40 は、各設定値に基づいて撮像動作を行う。

50

【 0 0 4 7 】

以上説明したように、本発明の電子内視鏡装置 2 では、電子内視鏡 1 0 を分解することなく、製造後の完成状態のまま、O F D パルス S のオフセット電圧 V_o を含む各種駆動電圧の再調整を容易に行うことができる。また、これにより、C C D 4 0 の種類や個体差などに依らず、回路基板 4 2 を共通化することができ、コストの削減を図ることも可能となる。

【 0 0 4 8 】

なお、上記実施形態では、プロセッサ装置 1 1 の C P U 5 1 が調整モードの制御を行っているが、本発明はこれに限定されることなく、プロセッサ装置 1 1 に接続された外部コンピュータが調整モードの制御を行うように構成しても良い。この場合、観察像を外部コンピュータに接続されたモニタに表示することが好ましい。

10

【 0 0 4 9 】

また、上記実施形態では、電圧調整回路 4 7 において、駆動回路 9 4 a ~ 9 4 c の後段に波形補償用の微分回路 9 6 a ~ 9 6 c を設けているが、本発明はこれに限定されることなく、微分回路 9 6 a ~ 9 6 c は必ずしも設けなくても良い。

【 図面の簡単な説明 】

【 0 0 5 0 】

【 図 1 】 本発明の電子内視鏡装置を示す外観図である。

【 図 2 】 電子内視鏡の先端部の端面を示す図である。

【 図 3 】 電子内視鏡装置の構成を示す図である。

20

【 図 4 】 C C D の構成を示す図である。

【 図 5 】 C C D の受光部の断面構造を示す図である。

【 図 6 】 図 5 の A - A ' 線に沿う電位分布を示す図である。

【 図 7 】 O F D パルスを示す図である。

【 図 8 】 電圧調整回路を示す回路図である。

【 図 9 】 調整モードの動作を説明するフローチャートである。

【 符号の説明 】

【 0 0 5 1 】

2 電子内視鏡装置

1 0 電子内視鏡

30

1 1 プロセッサ装置

1 2 光源装置

4 0 C C D (C C D 型固体撮像素子)

4 2 回路基板

4 4 C P U (制御手段)

4 5 E E P R O M (記憶手段)

4 6 C C D 駆動回路 (パルス発生手段)

4 7 電圧調整回路 (電圧調整手段)

5 1 C P U

5 6 キーボード (操作設定部)

40

8 0 n 型半導体基板

8 1 p ウェル

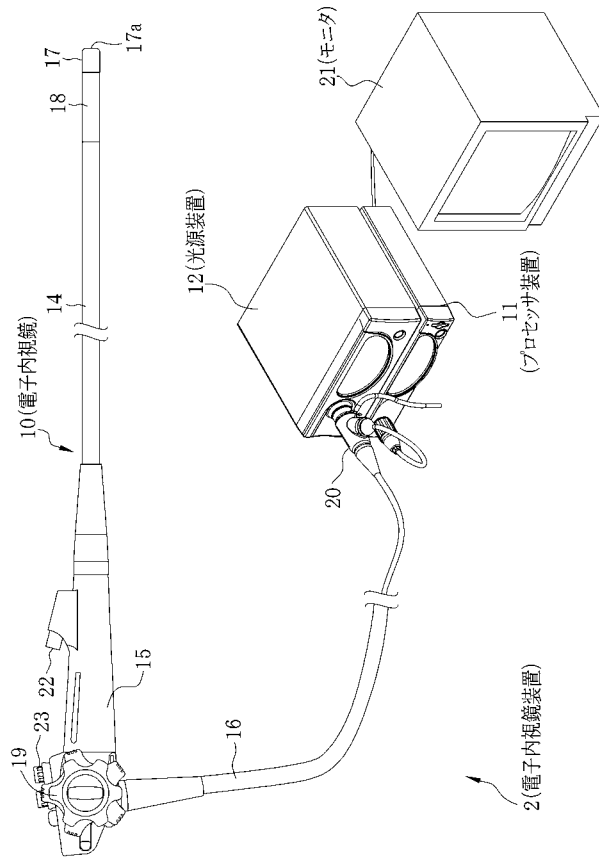
8 1 a 薄部

8 2 電荷蓄積部

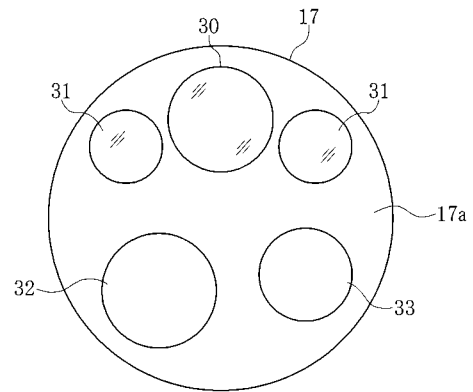
9 0 ハイパスフィルタ

9 1 オフセット電圧加算部

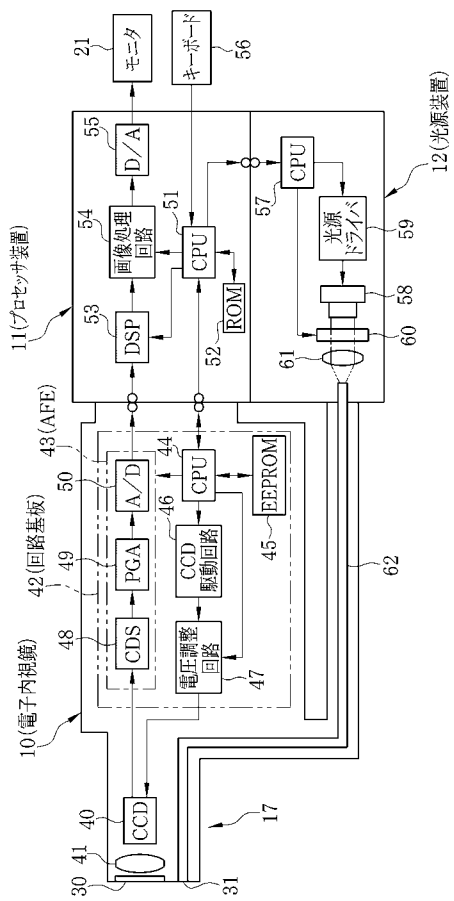
【図 1】



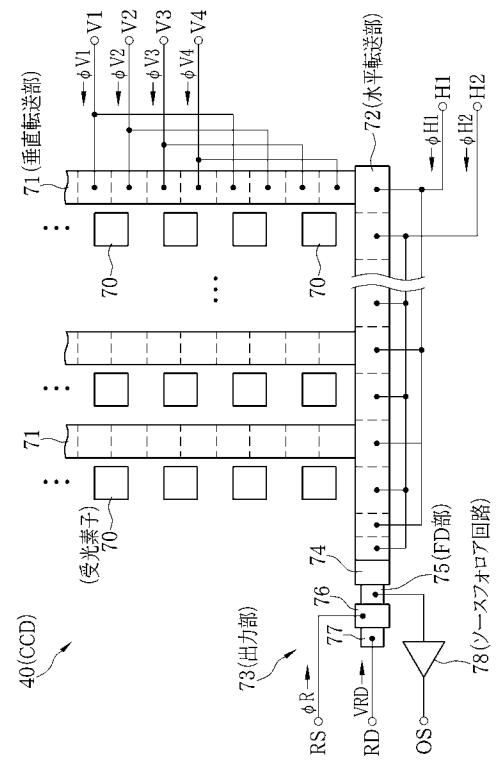
【図 2】



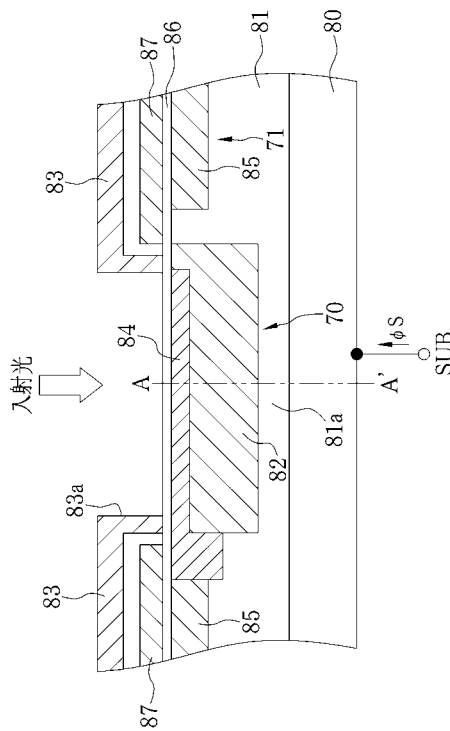
【図 3】



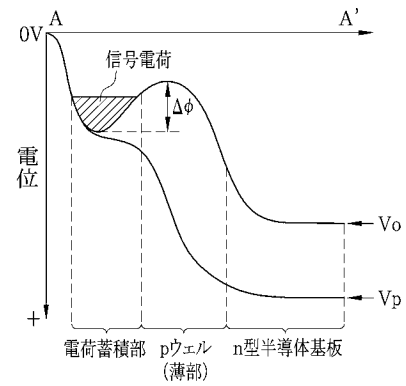
【図 4】



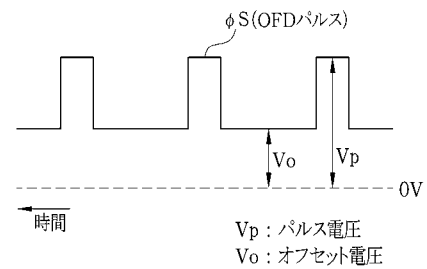
【図 5】



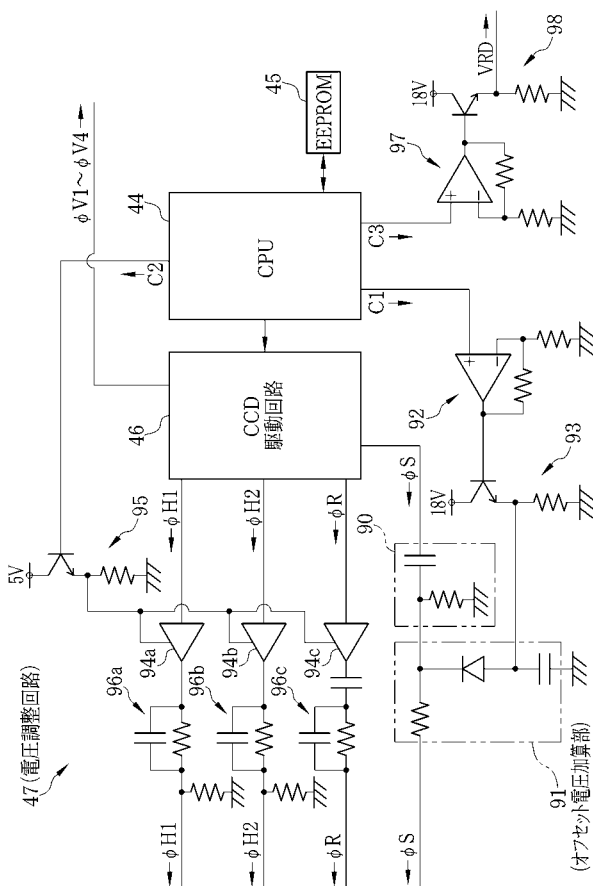
【図 6】



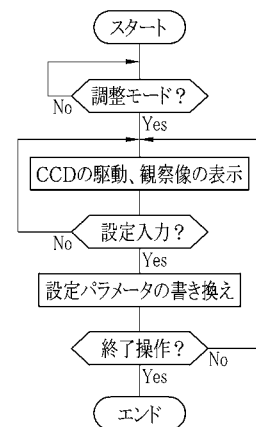
【図 7】



【図 8】



【図 9】



专利名称(译)	电子内视镜装置		
公开(公告)号	JP2009273825A	公开(公告)日	2009-11-26
申请号	JP2008130440	申请日	2008-05-19
[标]申请(专利权)人(译)	富士写真光机株式会社		
申请(专利权)人(译)	富士公司		
[标]发明人	松丸靖		
发明人	松丸 靖		
IPC分类号	A61B1/04 G02B23/26 H04N7/18		
FI分类号	A61B1/04.372 G02B23/26.D H04N7/18.M A61B1/00.631 A61B1/045.630 A61B1/05		
F-TERM分类号	2H040/GA08 2H040/GA09 2H040/GA10 2H040/GA11 4C061/BB02 4C061/CC06 4C061/DD03 4C061/FF45 4C061/JJ15 4C061/LL02 4C061/NN05 4C061/SS03 4C061/SS05 4C061/UU03 5C054/CC07 5C054/HA12 4C161/BB02 4C161/CC06 4C161/DD03 4C161/FF45 4C161/JJ15 4C161/LL02 4C161/NN05 4C161/SS03 4C161/SS05 4C161/SS06 4C161/UU03		
代理人(译)	小林和典 饭岛茂		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种能够在电子内窥镜完成的状态下重新调整OFD脉冲的偏移电压的电子内窥镜装置。具有垂直溢流排水结构的CCD 40内置在电子内窥镜10的远端部分17中，并且驱动脉冲（未示出）从设置在电路板42上的CCD驱动电路46发出。通过电压调节电路47输入。驱动脉冲包括OFD脉冲，电压调节电路47调节OFD脉冲的偏移电压。电子内窥镜10的CPU 44与处理器装置11的CPU 51通信，并且基于从键盘56输入的设置值，由电压调节电路47控制偏移电压的调节量。点域

